

CIRCUIT BOARD AND MANUFACTURE THEREOF

Publication number: JP2000124564 (A)

Publication date: 2000-04-28

Inventor(s): OGURA HIROSHI; TAKAHASHI KAZUAKI; FUJITA TAKU

Applicant(s): MATSUSHITA COMMUNICATION IND

Classification:

- international: H05K1/02; B81C3/00; H01L21/302; H01L21/3065; H05K3/00; H05K1/02;
B81C3/00; H01L21/02; H05K3/00; (IPC1-7): H05K1/02; H01L21/3065; H05K3/00

- European:

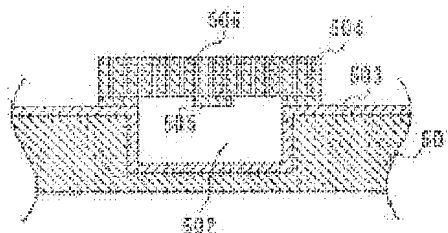
Application number: JP19980289876 19981012

Priority number(s): JP19980289876 19981012

Abstract of JP 2000124564 (A)

PROBLEM TO BE SOLVED: To provide a circuit board and a manufacturing method thereof, where the adverse effects of wet etching on an environment or human bodies are lessened and a board can be improved in degree of freedom of processing by a method wherein etching by the use of gas is employed in place of wet etching.

SOLUTION: An opening 502 is provided to a silicon board 501 by dry etching, and fine through-holes 506 are provided to a lid member 504 by dry etching, and the silicon board 501 and the lid member 504 are joined together through the intermediary of a metal wiring 503. By this structure, a metal wiring 503 serves as a transmission line making the air serve as a dielectric body, so that it can be lessened in dielectric loss.; The through-holes 506 can be optionally changed in number and diameter, so that the lid member 504 can be controlled in apparent dielectric constant as a whole, a circuit design can be enhanced in degree of freedom, and a circuit board of high performance can be easily manufactured.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-124564
(P2000-124564A)

(43) 公開日 平成12年4月28日 (2000. 4. 28)

(51) Int.Cl. ⁷	識別記号	F I	フォーマット* (参考)
H 0 5 K 1/02		H 0 5 K 1/02	P
			C
H 0 1 L 21/3065		3/00	K
H 0 5 K 3/00		H 0 1 L 21/302	J

審査請求 未請求 請求項の数14 O L (全 8 頁)

(21) 出願番号	特願平10-289876	(71) 出願人	00018/725 松下通信工業株式会社 神奈川県横浜市港北区綱島東4丁目3番1号
(22) 出願日	平成10年10月12日 (1998. 10. 12)	(72) 発明者	小倉 洋 神奈川県横浜市港北区綱島東4丁目3番1号 松下通信工業株式会社内
		(72) 発明者	▲高▼橋 和晃 神奈川県横浜市港北区綱島東4丁目3番1号 松下通信工業株式会社内
		(74) 代理人	100105050 弁理士 鷲田 公一

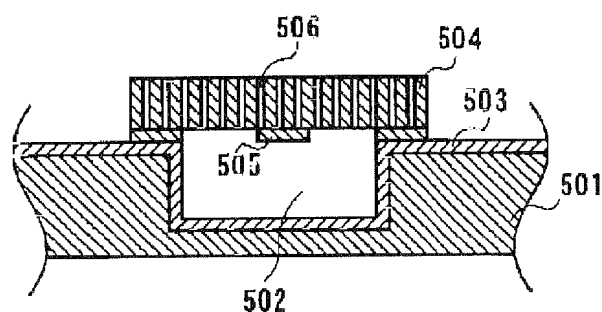
最終頁に続く

(54) 【発明の名称】 回路基板及びその作製方法

(57) 【要約】

【課題】 ガスを用いたエッチングにより、ウェットエッチングでは不可能な環境や人体への負荷低減及び基板に対する加工自由度の向上を図ること。

【解決手段】 シリコン基板501にドライエッチングにより開口部502を設け、蓋部材504に微細貫通孔506をドライエッチングにより加工し、金属配線503を介しシリコン基板501と蓋部材504を接合する。この構造を取ることで金属配線505は空気を誘電体とした伝送線路となるため誘電損失を低減することが可能となる。また、貫通孔506は任意に孔の数もしくは孔径を変化させることができるので、蓋部材504全体の見かけの誘電率を制御することができ、回路設計自由度の向上が果せるので高性能な回路基板を容易に製作することが可能となる。



【特許請求の範囲】

【請求項1】 開口部を有する基体の前記開口部側の主面上に形成された第1の金属層と、前記開口部を閉塞するように配置されており、前記基体主面に対して略垂直方向に貫通して設けられた複数の貫通孔を有する第1の蓋部材と、前記蓋部材の前記開口部側の主面に設けられた第2の金属層と、を具備することを特徴とする回路基板。

【請求項2】 前記基体は、前記開口部底面から突出する突起部を有することを特徴とする請求項1記載の回路基板。

【請求項3】 前記第1の蓋部材を所定の空間部を介して覆うように配置された第2の蓋部材を具備することを特徴とする請求項1又は請求項2記載の回路基板。

【請求項4】 前記開口部、前記貫通孔、及び前記空間部からなる群より選ばれた少なくとも一つに不活性ガスを充填させたことを特徴とする請求項1から請求項3のいずれかに記載の回路基板。

【請求項5】 基体主面上に設けられた第1の金属層と、開口部を有し、前記開口部の底面に前記基体主面に対して略垂直方向に貫通して設けられた複数の貫通孔を有する蓋部材と、前記蓋部材の前記開口部の底面に設けられた第2の金属層と、を具備することを特徴とする回路基板。

【請求項6】 請求項1から請求項5のいずれかに記載の回路基板を備えたことを特徴とする通信端末装置。

【請求項7】 請求項1から請求項5のいずれかに記載の回路基板を備えたことを特徴とする基地局装置。

【請求項8】 請求項1から請求項5のいずれかに記載の回路基板を備えたことを特徴とするレーダー装置。

【請求項9】 10^{-11} cm^{-3} 程度を超える真空度の高密度のプラズマが生成させる条件下で、基体主面にドライエッチングを行って開口部を形成する工程と、前記開口部を有する基体の主面上に金属層を形成する工程と、前記開口部を閉塞するようにして、誘電体層を備え、かつ、配線パターンを有する誘電体部材を前記金属層上に形成する工程と、を具備することを特徴とする回路基板の作製方法。

【請求項10】 前記誘電体部材は、誘電体層上に配線パターンを有する金属層を形成することにより作製されることを特徴とする請求項9記載の回路基板の作製方法。

【請求項11】 前記誘電体部材は、半導体基体に 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下でドライエッチングを行って複数の貫通孔を形成し、前記半導体基体の一方の主面に配線パターンを有する金属層を形成することにより作製されることを特徴とする請求項9記載の回路基板の作製方法。

【請求項12】 前記誘電体部材を所定の空間部を介して覆う蓋部材を配置する工程を具備することを特徴とす

る請求項9から請求項11のいずれかに記載の回路基板の作製方法。

【請求項13】 前記開口部、前記貫通孔、及び前記空間部からなる群より選ばれた少なくとも一つに不活性ガスを封入する工程を具備することを特徴とする請求項9から請求項12のいずれかに記載の回路基板の作製方法。

【請求項14】 第1の基体主面上に第1の金属層を形成する工程と、 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下で、第2の基体にドライエッチングを行って開口部を形成する工程と、 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下で、前記開口部の底面に複数の貫通孔を形成する工程と、前記開口部の底面に第2の金属層を形成する工程と、前記開口部を前記第1の基体で閉塞するように前記第1の基体と前記第2の基体を結合する工程と、を具備することを特徴とする回路基板の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロマシニング技術を用いたミリ波又はマイクロ波領域の高周波回路の回路基板及びその作製方法に関する。

【0002】

【従来の技術】マイクロマシニング技術を用いた高周波回路形成方法の例として、例えば、米国特許第5608263号に開示された方法が挙げられる。この高周波回路作製方法においては、(100)面のシリコン基板に対して、ウェットエッチングによりシリコン結晶面に依存した 54.75° の傾斜を有する開口部を設けており、これにより回路の小型高性能化を実現させている。

【0003】

【発明が解決しようとする課題】溶液を用いるウェットエッチングは、使用した廃液を処理する必要があり、環境負荷が大きく、人体に対しての影響も懸念される。さらに、溶液を用いたウェットエッチングは、シリコン基板の結晶方位のエッチングレート差を利用した加工方法であり、加工後の形状が結晶方位に依存してしまうため、自由な加工形状を創生できない。

【0004】本発明はかかる点に鑑みてなされたものであり、自由な加工形状を実現することができる回路基板の作製方法及び回路基板を提供することを目的とする。

【0005】

【課題を解決するための手段】本発明の骨子は、プラズマを利用したエッチングを行うことにより、ウェットエッチングを用いないで回路基板を作製する方法を提供するものである。また、誘電体層として、空気、不活性ガス、又は真空を利用する回路構成とすることで、高性能な回路基板を実現可能とならしめるものである。

【0006】

【発明の実施の形態】本発明の第1の態様に係る回路基

板は、開口部を有する基体の前記開口部側の主面上に形成された第1の金属層と、前記開口部を閉塞するように配置されており、前記基体主面に対して略垂直方向に貫通して設けられた複数の貫通孔を有する第1の蓋部材と、前記蓋部材の前記開口部側の主面に設けられた第2の金属層と、を具備する構成を採る。

【0007】この構成によれば、シールド構造を持ったマイクロストリップ線路が実現でき、特にミリ波帯における高周波回路で問題となる放射による伝送損失を低減することが可能となる。

【0008】本発明の第2の態様に係る回路基板は、第1の態様において、前記基体が、前記開口部底面から突出する突起部を有する構成を採る。

【0009】この構成によれば、マイクロストリップ線路に流れる電流密度を、突起の無い場合と比べて分散させることが可能となるため、導体損失をさらに低減することが可能となる。

【0010】本発明の第3の態様に係る回路基板は、第1又は第2の態様において、前記第1の蓋部材を所定の空間部を介して覆うように配置された第2の蓋部材を具備する構成を採る。この構成によれば、開口部及び微細貫通孔の空間を密閉することが可能となる。

【0011】本発明の第4の態様に係る回路基板は、第1から第3のいずれかの態様において、前記開口部、前記貫通孔、及び前記空間部からなる群より選ばれた少なくとも一つに不活性ガスを充填させた構成を採る。

【0012】この構成によれば、湿度などの大気の変化を受けにくい構造であるため、製品の信頼性を高めることができる。

【0013】本発明の第5の態様に係る回路基板は、基体主面上に設けられた第1の金属層と、開口部を有し、前記開口部の底面に前記基体主面に対して略垂直方向に貫通して設けられた複数の貫通孔を有する蓋部材と、前記蓋部材の前記開口部の底面に設けられた第2の金属層と、を具備する構成を採る。

【0014】この構成によれば、空気を誘電体としたマイクロストリップ線路が実現できるため、誘電体損による損失を低減できる回路基板を実現できる。

【0015】本発明の第6の態様に係る通信端末装置は、第1から第5の態様のいずれかの回路基板を備えた構成を採る。本発明の第7の態様に係る基地局装置は、第1から第5の態様のいずれかの回路基板を備えた構成を採る。本発明の第8の態様に係るレーダー装置は、第1から第5の態様のいずれかの回路基板を備えた構成を採る。これらの構成によれば、それぞれの装置の高性能化を図ることができる。

【0016】本発明の第9の態様に係る回路基板の作製方法は、 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下で、基体主面にドライエッチングを行って開口部を形成する工程と、前記開口部を有す

る基体の主面上に金属層を形成する工程と、前記開口部を閉塞するようにして、誘電体層を備え、かつ、配線パターンを有する誘電体部材を前記金属層上に形成する工程と、を具備する。

【0017】この方法によれば、溶液を用いないため環境及び人体への負荷の低減が図れると共に、基体に対する任意形状の加工が可能となる。

【0018】本発明の第10の態様に係る回路基板の作製方法は、第9の態様において、前記誘電体部材が、誘電体層上に配線パターンを有する金属層を形成することにより作製される。

【0019】この方法によれば、配線が開口部に対応する誘電体上に形成された分布定数線路となる形態になるので、Q値（共振の鋭さを示す量）が高くなる。

【0020】本発明の第11の態様に係る回路基板の作製方法は、第9の態様において、前記誘電体部材が、半導体基体に 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下でドライエッチングを行って複数の貫通孔を形成し、前記半導体基体の一方の主面に配線パターンを有する金属層を形成することにより作製される。

【0021】この方法によれば、シールド構造を持ったマイクロストリップ線路が実現でき、特にミリ波帯における高周波回路で問題となる放射による伝送損失を低減することが可能となる。

【0022】本発明の第12の態様に係る回路基板の作製方法は、第9から第11のいずれかの態様において、前記誘電体部材を所定の空間部を介して覆う蓋部材を配置する工程を具備する。この方法によれば、開口部及び微細貫通孔の空間を密閉することが可能となる。

【0023】本発明の第13の態様に係る回路基板の作製方法は、第9から第12のいずれかの態様において、前記開口部、前記貫通孔、及び前記空間部からなる群より選ばれた少なくとも一つに不活性ガスを封入する工程を具備する。

【0024】この方法によれば、湿度などの大気の変化を受けにくい構造であるため、製品の信頼性を高めることができる。

【0025】本発明の第14の態様に係る回路基板の作製方法は、第1の基体主面上に第1の金属層を形成する工程と、 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下で、第2の基体にドライエッチングを行って開口部を形成する工程と、 10^{-11} cm^{-3} を超える真空度の高密度のプラズマが生成させる条件下で、前記開口部の底面に複数の貫通孔を形成する工程と、前記開口部の底面に第2の金属層を形成する工程と、前記開口部を前記第1の基体で閉塞するように前記第1の基体と前記第2の基体を結合する工程と、を具備する。

【0026】この方法によれば、空気を誘電体としたマ

イクロストリップ線路が実現できるため、誘電体損による損失を低減できる回路基板を実現できる。

【0027】以下、本発明の実施の形態について、添付図面を参照して詳細に説明する。

（実施の形態1）図1は、本発明の一実施の形態に係る回路基板を示す概念図である。図1（a）は回路基板の断面図であり、図1（b）は図1（a）に示す回路基板の最上層の配線を示す平面図である。この配線は、分布定数線路を構成している。

【0028】図1における回路基板は、シリコンなどの半導体材料で構成された基体104を有する。この基体104には、開口部105が形成されている。また、基体104の表面には、導体膜で構成された配線103が形成されている。また、基体104上には、薄い誘電体膜102が形成されている。さらに、誘電体膜102上には、導体膜で構成され、パターンニングされた配線101が形成されている。なお、開口部105の深さは、誘電体膜102の厚さに比べて充分深く設定されている。また、配線101は、図1（b）に示すようなパターンで形成されている。この誘電体膜102及び配線101（金属層）を本明細書中において誘電体部材という。

【0029】このような構成の回路基板では、配線101が開口部105に対応する誘電体上に形成された分布定数線路となる形態になるので、Q値（共振の鋭さを示す量）が高くなる。

【0030】このような開口部105の形成は、後述するガスを用いたエッチングで形成することができる。このようなエッチングによれば、ウェットエッチングでは回避不可能な環境人体への影響を低減させることができ、基板材料の結晶方位に依存されない自由な加工形状を得ることができる。

【0031】以下、上記回路基板の加工方法について図2（a）～（d）を用いて説明する。図2（a）は、加工が施されていない基体104を示す。図2（b）に示すように、基体104上に金属材料を被着して金属層を形成し、この金属層をパターンニングして配線103を形成し、その上に誘電体材料を被着して厚さ0.1～50 μm 程度の誘電体膜102を形成し、その上に金属材料を被着して金属層を形成し、この金属層をパターンニングして厚さ0.1～10 μm 程度の配線101を形成する。

【0032】ここで、金属層を形成する方法としては、スパッタリング法、メッキ法などを挙げることができる。配線101、103を構成する材料としては、金、アルミニウム、銅、銀などを挙げることができる。なお、配線材料として、金などのように他の材料と密着性が悪い材料を用いる場合には、下地層と金との間に中間層としてクロム、チタン、タングステン、ニッケル、ニッケルクロムなどの密着性の良い金属の層を少なくとも1層形成することが好ましい。これにより、配線材料と

下地層との間の剥離の課題を解決することができる。

【0033】配線101、103の厚さは、伝送線路の放射損を考慮すると、1～5 μm 程度であることが好ましい。

【0034】誘電体膜102を形成する方法としては、スピコート法など挙げられる。また、誘電体膜102を構成する誘電体材料としては、誘電率がおおむね12以下である材料であれば良く、ベンゾシクロブテン（benzocyclobutene）、ポリイミド、シリコン酸化物、シリコン窒化物などを用いることができる。特に、誘電体材料として、ベンゾシクロブテンを用いると、例えば誘電体材料にポリイミドを用いた場合に比べて、膜自体の耐湿性を向上させることができる。すなわち、ベンゾシクロブテンは、大気中の湿度に対する吸湿性が低いため、高い信頼性の回路基板を作製できる。

【0035】次いで、図2（c）に示すように、配線103の端部を露出させるようにして基体104をドライエッチングすることにより、配線101のパターンの下部に対応する基体104に開口部105を形成する。なお、この開口部105の深さは、深ければ深いほど基体104の影響がなくなる。

【0036】具体的には、基体104の配線101形成面と反対の面に、レジストやシリコン酸化膜などで構成されたマスクパターンを形成した後、後述するプラズマ装置でエッチング処理を行う。しかしながら、一般のプラズマエッチング装置 例えば反応性イオンエッチング装置を用いたエッチングでは、生成できるプラズマ密度が 10^{-10}cm^{-3} 程度と低く、エッチングレートが極めて低いため、良好に基体を貫通加工することができない。そこで、本実施の形態では、 10^{-12}cm^{-3} 程度の高密度のプラズマが生成できる誘導結合型プラズマ源を用いて、基体104をプラズマエッチングする。また、一般の誘導結合型プラズマ源を搭載したプラズマエッチング装置は、その構造上大面積基板に対する均一なエッチングが難しいので、本実施の形態では、以下に説明するエッチング装置を用いる。

【0037】図3は、マルチスパイラルコイル搭載誘導結合型プラズマ源を用いたプラズマエッチング装置を示す概略構成図である。図中301は、マルチスパイラルコイルを示す。このマルチスパイラルコイル301は、略円筒形状を有するエッチング室302の頂部に設けられた石英板303上に設置されている。また、このマルチスパイラルコイル301には、高周波電源304が接続されており、高周波を印加できるようになっている。マルチスパイラルコイル301には、高周波電源304からマルチスパイラルコイル301に印加した高周波電力の整合を取るマッチング回路308が接続されている。

【0038】エッチング室302内の底面上には、略円筒形状を有する電極305が設置されており、電極30

5上には、基板307が載置されている。また、電極305には、数百kHz～13.56MHzの高周波を印加する高周波電源306が接続されている。また、このプラズマエッチング装置には、図示しないガス供給部及びガス排出部が取り付けられている。

【0039】上記構成を有するプラズマエッチング装置において、基体104にエッチング処理を施す場合、エッチング室302内の電極305上に基板307を載置し、エッチング室内にエッチングガスを導入し（図示せず）、真空排気系（図示せず）を用いて1～10Pa程度の真空状態を保った後、高周波電源304でマルチスパイラルコイル301に高周波を印加する。これにより、エッチング室302内で 10^{-12} cm⁻³程度の高密度のプラズマが生成する。このように、マルチスパイラルコイル301の使用により、通常のシングルスパイラルコイルよりも高いイオン飽和電流密度が得られる。また、多重の渦で構成されているマルチスパイラルコイルは、それぞれの渦が中心で回路的に並列に接続されているため、コイル全体のインダクタンスがシングルスパイラルコイルよりも低く、大面積のプラズマ発生に適しており、面内均一性を確保して基板307をエッチングすることができる。なお、このようなエッチングを実現するためには、少なくとも 10^{-11} cm⁻³を超える真空度の高密度のプラズマが生成させることが必要である。

【0040】具体的に、基板に対して貫通もしくは深溝加工を施す場合、すなわち、図1において基体104に開口部105を形成する場合、図3に示すプラズマエッチング装置に、例えばシリコン基板を設置し、第1の工程としてSF₆ガスを供給し、第2の工程として弗化炭素ガス、例えばC₄F₈ガスを導入する。この第1の工程と第2の工程は、繰り返しながら行なう。

【0041】第1の工程におけるガス流量は、プラズマ発生効率を考慮すると、50～200 sccm程度であることが好ましい。また、第1の工程におけるエッチング室内圧力は、イオン飽和電流密度を考慮すると、5 Pa以下程度であることが好ましい。また、第1の工程において電極に印加する高周波は、プラズマ発生効率を考慮すると、500～2000 W程度であることが好ましい。

【0042】第2の工程におけるガス流量は、プラズマ発生効率を考慮すると、30～200程度であることが好ましい。また、第2の工程におけるエッチング室内圧力は、イオン飽和電流密度を考慮すると、5 Pa程度であることが好ましい。また、第2の工程において電極に印加する高周波は、プラズマ発生効率を考慮すると、500～2000 W程度であることが好ましい。

【0043】第1の工程及び第2の工程において、それぞれガスを供給する時間は、1～10秒程度であることが好ましい。

【0044】このような工程でエッチングを行くと、シ

リコン基板の垂直加工が達成できる。すなわち、基板材料の結晶方位に依存されない自由な加工形状を得ることができる。第1の工程のみでは、シリコン基板の等方的なエッチングのみが発生し、おわん状のエッチング形状になってしまう。これに対して、第1の工程と第2の工程を交互に繰り返すことにより、第2の工程の際にエッチングされたシリコン基板に保護膜（C膜）が形成される。第1の工程では、シリコン基板底面へのエッチングエネルギーが高いため、結果的にシリコン側壁は、保護膜によりエッチングがあまり進行しない。その結果、シリコン基板の垂直なエッチング加工面を得ることができるようになる。

【0045】なおこの工程で第1の工程のみ電極305に高周波電源306により高周波を印加する方法を導入すると、第1の工程におけるシリコン底面に対するエッチングエネルギーがより高まり良好なエッチングが可能となる。発明者の実験によれば、得られるシリコンのエッチングレートは3 μm/分以上であり、一般の溶液を用いたシリコンウェットエッチングのエッチングレートである2 μm/分と比べて同等以上のエッチング性能が得られている。

【0046】また、誘電体膜102を形成する場合において、誘電体膜102を2層構造とし、基体104側に近い方の面に、上記ガスプラズマエッチングの際にシリコンのエッチング速度と比べて非常に遅いエッチング速度を示す材料で構成される層を形成すれば、この層がエッチングストッパーとして機能するため、誘電体膜102に対してエッチングダメージのない加工を実現することができる。

【0047】このようなエッチングストッパー材料としては、シリコン酸化物、シリコン窒化物、酸化マグネシウム、酸化アルミ、酸化亜鉛、SiOF等の無機材料や、PTFE、サイトップ（旭ガラス社商標）などの有機材料を用いることができる。

【0048】次いで、図2（d）に示すように、前工程でエッチング加工した基体104に対して、金属層を形成してパターニングすることにより配線103を形成する。このようにして図1（a）に示す回路基板を作製することができる。

【0049】このように、上記方法を用いることにより、ウェットエッチングでは回避不可能な環境人体への影響低減、及び基板の結晶方位に依存されない自由な加工形状を得る加工を行なうことができる。

【0050】（実施の形態2）図4は、本発明の実施の形態2に係る回路基板の断面図である。図4において図1と異なるのは、基体104の開口部105が空孔105となっている点である。このように基体104に空孔105を形成すると、誘電体膜102を形成する場合に、スピコート法を採用できない。

【0051】したがって、図4に示す構造を実現するた

めに、空孔105を含む配線103を有する基体104上に、あらかじめ上述した誘電体材料をフィルム状に加工し、この誘電体フィルムをラミネーターにより積層する。

【0052】このような構造によれば、配線101は空孔105である誘電体膜上に形成された分布定数線路となる形態になるので、実施の形態1と同様に、Q値（共振の鋭さを示す量）の高い回路基板構造となる。

【0053】（実施の形態3）図5は、本発明の実施の形態3に係る回路基板の断面図である。図5に示す回路基板は、図1（a）に示す回路基板の配線101のパターン上方に、蓋部材を被せた構造を有する。この蓋部材は、例えばシリコンで構成されたベース材107に上記ドライエッチング法で矩形状の溝を形成し、その溝内に金属配線106を形成してなる。

【0054】このような構造によれば、配線101のパターン領域に中空構造を有するので、シールド効果が向上し、特にミリ波等の高い周波数を用いた時に問題となる放射による損失を低減することが可能となる。

【0055】（実施の形態4）図6は、本発明の実施の形態4に係る回路基板の断面図である。図6において、シリコン基板501には、開口部が形成されており、シリコン基板501の表面上には、開口部の周面を含めて配線503が形成されている。この配線503は、シリコン基板501上に金属をスパッタリングなどの方法により被着することにより形成する。

【0056】このシリコン基板501の開口部には、蓋部材504が被せられている。この蓋部材504は、シリコン基板に上述したドライエッチングを施すことにより、複数の微細貫通孔506を形成し、さらに微細貫通孔506を形成したシリコン基板の一方の表面上に配線505を形成することにより作製する。なお、配線505は、シリコン基板上に金属層を形成した後にパターンニングすることにより形成する。

【0057】微細貫通孔の径は、使用周波数帯の波長の $1/20$ 以下程度であると、使用は長に与える影響を無視することが可能となる。また、微細貫通孔の密度は、高いほど良い。

【0058】このように作製された蓋部材504を、配線505がシリコン基板501の開口部502に向くようにしてシリコン基板501の開口部領域に被せることにより、本実施の形態に係る回路基板を作製することができる。このように微細貫通孔506が形成され配線505を有する蓋部材を本明細書中において誘電体部材という。

【0059】このような構造により、シールド構造を持ったマイクロストリップ線路が実現でき、特にミリ波帯における高周波回路で問題となる放射による伝送損失を低減することが可能となる。また、蓋部材504に設けられた複数の微細貫通孔506は、回路基板全体の比誘

電率をシリコンがもつ固有の比誘電率（約12）以下に低減させる効果があるとともに、微細貫通孔506の数や、微細貫通孔の径の大きさを変化させることにより、任意に基板全体の比誘電率を制御することが可能であるため、回路基板がもつ固有の比誘電率を起因とする回路設計上の制約を排除することが可能となる。さらに、微細貫通孔506を設けることにより、蓋部材504のシリコン基板の表面積が大幅に増えるため、回路基板における放熱効果の向上を果すことも可能となる。

【0060】（実施の形態5）図7は、本発明の実施の形態5に係る回路基板の断面図である。図7に示す回路基板は、シリコン基板601上に配線602が形成されており、その上に蓋部材603が被せられた構成を有する。この蓋部材603は、シリコン基板に上記ドライエッチング方法により開口部607を形成し、開口部607の底面に上記ドライエッチング方法により複数の微細貫通孔606を形成し、その後、開口部607の底面及び開口部607以外のシリコン基板の表面にそれぞれ配線605、604を形成することにより作製する。配線605、604は、微細貫通孔606まで形成したシリコン基板の表面（開口部が開口している側の表面）にスパッタリング法などにより金属層を形成し、パターンニングすることにより形成する。なお、微細貫通孔の径や微細貫通孔の密度は、実施の形態5と同様である。

【0061】このように作製された蓋部材603を、配線605がシリコン基板601の開口部602に向くようにしてシリコン基板601に被せることにより、本実施の形態に係る回路基板を作製することができる。この回路基板が図6に示す回路基板と異なる点は、シリコン基板601側に開口部が設けられていない点である。

【0062】このような構造によれば、空気を誘電体としたマイクロストリップ線路が実現できるため、誘電体損による損失を低減できる回路基板を実現できる。

【0063】（実施の形態6）図8は、本発明の実施の形態6に係る回路基板の断面図である。図8の回路基板は、シリコン基板501の開口部の中央に突起701を形成した点で図6に示す回路基板と異なる。

【0064】このような構造によれば、マイクロストリップ線路505に流れる電流密度を、突起の無い場合と比べて分散させることが可能となるため、導体損失をさらに低減することが可能となる。

【0065】（実施の形態7）図9は、本発明の実施の形態7に係る回路基板の断面図である。図9の回路基板は、蓋部材504の外側に、他の蓋部材801を被せた点で図6に示す回路基板と異なる。この蓋部材801は、シリコン基板に上記ドライエッチング方法により開口部802を形成することにより作製する。

【0066】この構造により、開口部502、802、及び微細貫通孔506の空間を密閉することが可能となる。この場合、この空間を真空にするか、あるいは窒素

やアルゴンなどの不活性ガスで充填することにより、大気中の湿度などの影響を受ず、かつ低損失な回路基板を作製することができる。

【0067】なお、上記実施の形態1から7において、シリコン基板と蓋部材との結合は、導電性ペースト、はんだペーストを用いる接合の他に、共晶結合、陽極接合などの方法で行うことができる。

【0068】本発明は上記実施の形態1～7に限定されず、種々変更して実施することが可能である。また、本発明の回路基板は、無線通信システムにおける通信端末装置や基地局装置、さらにレーダー装置に適用することができる。

【0069】

【発明の効果】以上のように本発明によれば、環境及び人体への負荷を低減することができると共に、加工自由度の高い回路基板作製方法が実現でき、高性能な回路基板を得ることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係る回路基板の断面図

【図2】上記実施の形態に係る回路基板の作製工程を説明するための断面図

【図3】上記実施の形態において使用するプラズマエッチング装置の概略構成を示す図

【図4】本発明の実施の形態2に係る回路基板の断面図

【図5】本発明の実施の形態3に係る回路基板の断面図

【図6】本発明の実施の形態4に係る回路基板の断面図

【図7】本発明の実施の形態5に係る回路基板の断面図

【図8】本発明の実施の形態6に係る回路基板の断面図

【図9】本発明の実施の形態7に係る回路基板の断面図

【符号の説明】

101, 103, 503, 505 配線

102 誘電体膜

104 基体

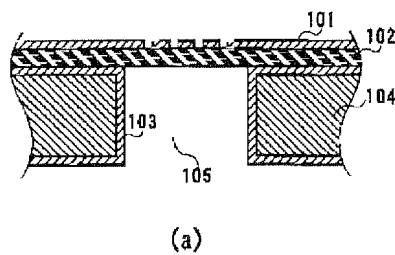
105, 502 開口部

501 シリコン基板

504 蓋部材

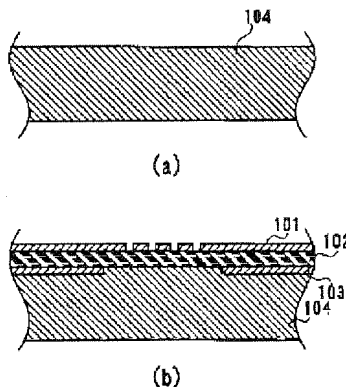
506 微細貫通孔

【図1】



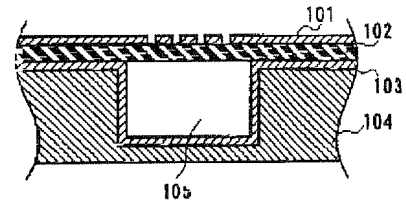
(a)

【図2】

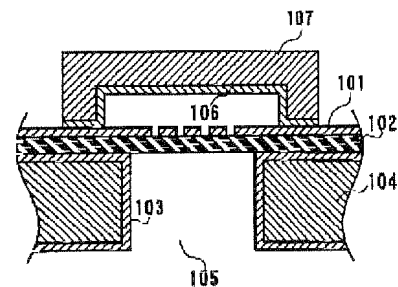


(b)

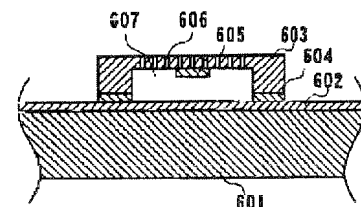
【図4】



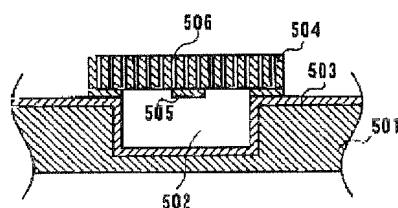
【図5】



【図7】

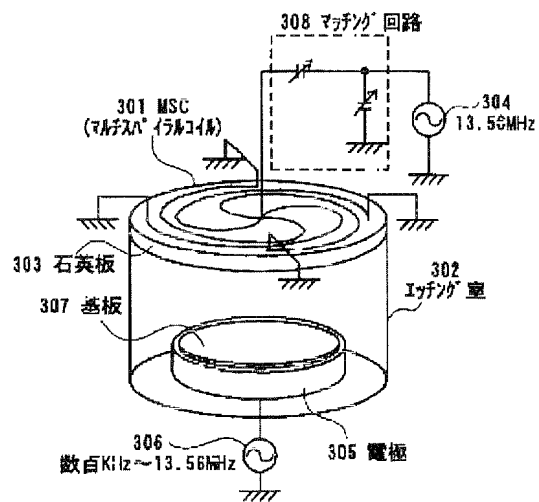


【図6】

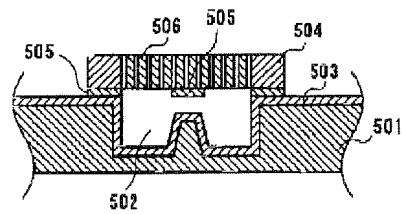


(d)

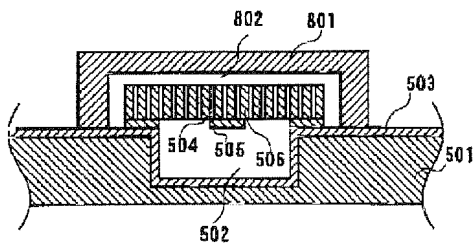
【図3】



【図8】



【図9】



フロントページの続き

(72)発明者 藤田 卓
神奈川県横浜市港北区綱島東四丁目3番1
号 松下通信工業株式会社内